

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 6 月 30 日 (30.06.2005)

PCT

(10) 国際公開番号
WO 2005/060114 A1

(51) 国際特許分類⁷: H04B 1/18, H03F 3/189
(21) 国際出願番号: PCT/JP2004/018701
(22) 国際出願日: 2004 年 12 月 15 日 (15.12.2004)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願 2003-419014
2003 年 12 月 17 日 (17.12.2003) JP

(71) 出願人 (米国を除く全ての指定国について): 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町 1 丁目 1 番地 Aichi (JP).
(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 加後 義行 (KAGO, Yoshiyuki) [JP/JP]; 〒4488661 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内 Aichi (JP). 田中 幸臣

(TANAKA, Yukio) [JP/JP]; 〒4488661 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内 Aichi (JP). 遠藤 和彦 (ENDO, Kazuhiko) [JP/JP]; 〒4488661 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内 Aichi (JP). 宇田 尚典 (UDA, Hisanori) [JP/JP]; 〒4801192 愛知県愛知郡長久手町大字長秋字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP). 林 宏明 (HAYASHI, Hiroaki) [JP/JP]; 〒4801192 愛知県愛知郡長久手町大字長秋字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP).

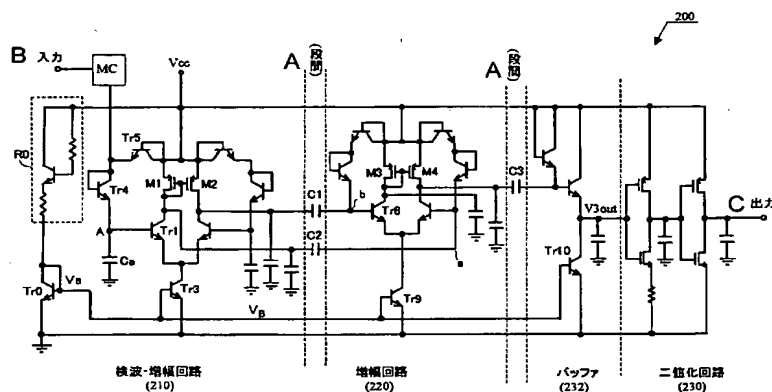
(74) 代理人: 矢作 和行 (YAHAGI, Kazuyuki); 〒4600003 愛知県名古屋市中区錦 2 丁目 1 3 番 1 9 号 瀧定ビル 6 階 Aichi (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,

[続葉有]

(54) Title: ACTIVATION SIGNAL OUTPUT CIRCUIT

(54) 発明の名称: 起動信号出力回路



A SPACE BETWEEN STAGES
B INPUT
210 DETECTOR/AMPLIFIER CIRCUIT
220 AMPLIFIER CIRCUIT
232 BUFFER
230 BINARIZING CIRCUIT
C OUTPUT

(57) Abstract: Capacitors (C) are inserted between stages of amplifier circuits. A combination of those capacitors (C) and the input impedance ($|Z|$) of the amplifier circuit in the subsequent stage forms a high-pass filter, so that the frequency components lower than the cutoff frequency (f_c) of the high-pass filter are blocked and hence are not propagated to the subsequent stage. Meanwhile, the high frequency components, which are higher than the basic wave component of the envelope of a high

[続葉有]

WO 2005/060114 A1

WO 2005/060114 A1



ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

frequency signal transmitted in an intermittent manner, can be propagated to the subsequent stage. As a result, the propagations of DC offset potentials are blocked, whereby noise, such as flicker noise and the like, having a large power in a DC current or in the vicinity of a DC current can be effectively blocked. In this way, the S/N ratio, detection sensitivity and detection accuracy can be improved.

(57) 要約: 複数段の増幅回路の段間に容量Cを挿入すると、その容量Cと次段の増幅回路の入カインピーダンス |Z| によって、ハイパスフィルタが生成されるため、そのカットオフ周波数 f_c よりも小さな周波数成分は、遮断されて後段には伝搬されない。一方、間欠的に発信する高周波信号の包絡線による基本波成分以上の高周波成分は後段に伝搬させることができる。この結果、DCオフセット電位の伝搬を遮断し、フリッカー雑音など直流または直流付近に大きな電力を有する雑音を効果的に遮断することができる。これにより、S/N比、検出感度、検出精度の向上を実現することができる。

WO 2005/060114

1

PCT/JP2004/018701

明 細 書

起動信号出力回路

技術分野

- [0001] 本発明は、間欠的に発信された高周波信号(RF)を入力して検出信号を出力する変換回路を有する起動信号出力回路に関する。
- [0002] ただし、上記の検出信号とは、高周波信号(RF)の波形の包絡線によって決定される波形のレベル(振幅)が略一定、或いは略一定以上である期間に生じる、検知ダイオードより整流された信号に基づいて生成される出力信号を意味している。したがって、高周波信号(RF)が断続的に到来したり、或いはその到来の有無が周期的であったりした場合には、上記の検出信号の波形も周期的と成り得る。高周波信号の包絡線を検波しており、その期間だけ直流電位を出力するという意味で、検出信号は直流と見做せるが、高周波信号の包絡線によって変動するという意味では交流でもある。以下、検出信号の直流電位は、このような意味で用いられる。
- [0003] 本願発明の起動信号出力回路は、例えば移動体通信機などに有用であり、今後本発明の適用が期待される製品分野としては、少なくとも、ETC、スマートプレート、LAN、監視システム、キーフリーシステム等を挙げることができる。

背景技術

- [0004] ダイオード検波による高周波検出技術としては、例えば、特許第2561023号公報、特許第2605827号公報、特開平4-291167号公報、特許第3202624号公報、及び特開平10-56333号公報に記載の技術などが既に公知である。これらの従来装置の中には、検出信号を多段の増幅回路で増幅したり、レベル判定を行ったりするものが多いが、その様な起動信号出力回路においては、信号が直流であるために、各段は直結の接続形態とされている。
- [0005] しかしながら、例えば-60dBmという極めて微弱の高周波信号を電源電圧の低下時にも安定して検出できるようにする際などには、上記の各段の直結の回路構成が問題となる。即ち、各段の増幅器で発生した雑音は直流付近で大きな値を示し、その雑音の直流成分も後段の増幅器に伝搬するという問題が生じる。このことは、高周

WO 2005/060114

2

PCT/JP2004/018701

波信号の誤検出の原因となり、感度を向上させることができない原因となる。また、各段の増幅器を構成するトランジスタなどを全て同一特性に形成することは困難なので、各段間において直流電位のオフセットが生じ得る。このオフセット電位が後段に伝搬すると、検出信号や参照信号などの信号レベルもオフセットするので、その結果、トランジスタが飽和して真の検出信号の増幅が実行できない場合がある。そして、このような現象は、勿論、誤動作などの原因となり得る。

[0006] 本発明は、上記の課題を解決するために成されたものであり、その目的は、極めて高感度の起動信号出力回路を実現することであり、特に、本発明の主眼は、S/N比を向上させることや、検出精度を向上させることにある。

発明の開示

[0007] 上記の課題を解決するために、本発明は、複数段の増幅回路を有して、間欠的に発信された高周波信号を検波して検出信号を生成し、その検出信号に応じて高周波信号が検出されたことを示す起動信号を出力する起動信号出力回路において、増幅回路の段間のうちいずれか1つの段間における信号伝送線路上に、容量Cを直列に挿入することによって、ハイパスフィルタ特性を与えたことを特徴とする。

[0008] 上記の増幅回路は、信号レベルを増大するものの他、信号を他の参照信号と比較して出力するものなど出力レベルを大きく増幅しないものも含む。増幅回路の段数は任意である。通常、最前段の増幅回路は、高周波信号を整流して増幅する回路であり、検出・増幅回路である。以下、複数段の増幅回路を経て、高周波信号が受信された時、受信されていない時とが、区別し得る起動信号が出力される。

[0009] 上述した発明によれば、複数段の増幅回路の段間の信号線路に直列に容量を挿入したので、雑音の直流成分および直流付近の成分の後段への伝搬が防止される。この結果、検出精度及び検出感度が向上する。増幅回路で発生する雑音の周波数特性は $1/f$ 特性を示しているので、直流付近に大きな雑音電力が存在し、全体の雑音電力は、ほとんどこの直流付近の成分によって支配されている。容量を挿入することにより、この直流付近の雑音成分が遮断され、雑音成分は後段に伝搬しない。この結果として、検出精度と検出感度が向上する。

[0010] また、各段の増幅回路の直流電位のオフセットの伝搬も遮断される結果、後段のト

WO 2005/060114

3

PCT/JP2004/018701

ランジスタが飽和することが防止され、検出信号と参照信号の直流電位の伝搬が遮断されるので誤判定が防止される。したがって、検出精度及び検出感度が向上する。一方、高周波信号は、間欠的に発信された信号を前提としている。したがって、整流後の検出信号は、高周波信号の包絡線を表すことになり、包絡線の変動に関する情報は、包絡線の検波波形が歪んだとしても、後段に伝搬させることができるので、 S/N 比を増大して高周波信号を精度良くかつ高感度で検出することが可能となる。

- [0011] 上記発明において、ハイパスフィルタ特性のカットオフ周波数 f_c を、間欠的に発信される高周波信号の間欠的な到来周期 T に対応する周波数($=1/T$)よりも小さく設定することが好ましい。
- [0012] このように、間欠的に発信される高周波信号の繰り返し周期(包絡線の周期) T の逆数で決定される周波数に基づいてハイパスフィルタのカットオフ周波数を設定することにより、容量を各段の増幅回路の段間の伝送線路に直列に挿入しても、包絡線の周期以上の周波数は後段に伝搬させることができる。したがって、高周波信号の受信の有無を判定するための検出信号は後段に伝搬することになるが、支配的な雑音成分の伝搬は遮断される。これにより、 S/N 比が向上して、検出精度と検出感度を向上させることができる。
- [0013] さらに、所望のカットオフ周波数 f_c に対して、容量 C は、その容量 C が入力側に接続される増幅回路の入力インピーダンス Z に対して、 $2\pi f_c \cdot C \cdot |Z| \simeq 1$ を満たす様に設定されることが好ましい。
- [0014] このように、所望のカットオフ周波数 f_c に対して、後段の増幅回路の入力インピーダンス Z から容量 C の値を決定すると、確実に、雑音成分の伝播を遮断しつつ、高周波信号の受信の有無を判定するための検出信号を後段に伝搬させることができる。
- [0015] また、増幅回路を構成するトランジスタに流れるバイアス電流を極微小値に制限することにより増幅回路にローパスフィルタ特性を与え、その特性と容量によるハイパスフィルタ特性とによりバンドパスフィルタ特性を与えるように構成しても良い。
- [0016] これにより、周波数の高い信号の伝搬が遮断される。すなわち、検知ダイオードによる検波には、非線形特性が用いられているので、高周波の包絡線信号(基本波)の他に、これらの高次の高調波も生じる。しかし、間欠的に発信している高周波信号の

WO 2005/060114

4

PCT/JP2004/018701

有無を検出するには、基本波成分だけか、基本波成分と低次の高調波だけあれば十分である。よって、基本波成分だけ、または、基本波成分と低次の高調波だけが、通過するようなバンドパスフィルタを全体として構成すれば、高い周波数領域に存在する高調波成分や雑音成分の伝搬も遮断されるために、検出精度と検出感度はより向上することになる。

- [0017] また、増幅回路のうち最前段の高周波信号を整流して検波する増幅回路は、高周波信号を検波する検知ダイオードと、差動対トランジスタ TrL , TrR を有する差動増幅器と、この差動増幅器の電流を規定するカレントミラー回路とを備え、差動対トランジスタの一方 TrL のベース電流は、検知ダイオードを流れる電流の直流成分と略一致し、差動対トランジスタ TrL , TrR を流れる電流の合計は、カレントミラー回路によって略一定に規定されることが好ましい。
- [0018] この場合、差動増幅器の差動対トランジスタのバイアス電流とバイアス電圧を、検知ダイオードを流れる電流で制御し、その電流をカレントミラー回路により制御することになる。したがって、検知ダイオードには極微弱のバイアス電流(例えば、nA程度)を安定して供給できるので、電源電圧の低下に強く、検出感度の向上を実現することができる。また、差動増幅器を用いて信号を増幅することから、電源電圧の変動や低下に対する耐性が大きくなり、検出精度も向上する。
- [0019] また、増幅回路のうち最前段の高周波信号を整流して検波する増幅回路は、倍電圧検波回路を有し、高周波電力を検波する検知ダイオードは、倍電圧検波回路の一部を構成するものであっても良い。
- [0020] この場合、最前段の高周波信号を整流して検波する増幅回路に、倍電圧検波回路を内在させているので、検出感度を向上させ、起動信号出力回路の S/N 比を効果的に向上させることができる。

図面の簡単な説明

- [0021] [図1]第1実施形態の起動信号出力回路200の回路図である。
[図2]起動信号出力回路200の検波・増幅回路210の回路図である。
[図3]倍電圧回路の等価回路を示した回路図である。
[図4]起動信号出力回路200の増幅回路220の回路図である。

WO 2005/060114

5

PCT/JP2004/018701

[図5-A]容量C1、C2、C3を設けない場合の検波・増幅回路210の出力信号V1outbを示すグラフである。

[図5-B]容量C1、C2、C3を設けない場合の増幅器220の出力信号V2outaを示すグラフである。

[図6-A]高周波信号の受信時及びその直後の非受信時における増幅回路220の各入力信号(図4のb点、a点の電位)を示すグラフである。

[図6-B]増幅回路220の各入力信号(図4のb点、a点の電位)に含まれる雑音の周波数成分を示したグラフである。

[図7-A]図6-Aと同一時刻におけるバッファ232の出力信号V3outを示すグラフである。

[図7-B]バッファ232の出力信号V3outに含まれる雑音の周波数成分を示したグラフ(極小点近傍の拡大図)である。

[図7-C]バッファ232の出力信号V3outに含まれる雑音の周波数成分を示したグラフである。

[図8-A]図6に基づいて、S/N比を直感的に示すための増幅回路220の入力信号を示したグラフである。

[図8-B]図7に基づいて、S/N比を直感的に示すためのバッファ232の出力信号V3outを表現したグラフである。

発明を実施するための最良の形態

[0022] 以下、本発明の各実施形態について説明する。ただし、本発明は、以下に示す個々の実施形態に限定されるものではない。

(第1実施形態)

[0023] 図1は、第1実施形態の起動信号出力回路200の回路図である。まず、起動信号出力回路200の全体構成について、図1に基づいて説明する。

[0024] 基準トランジスタTr0とその負荷抵抗R0と、従属トランジスタTr3、Tr9、Tr10などにより、カレントミラー回路が構成されている。負荷抵抗R0は、基準トランジスタTr0のコレクタ電流を最適化するためのものである。従属トランジスタTr3、Tr9、Tr10のベース電位は基準トランジスタTr0のベース電位に等しいので、各従属トランジスタT

WO 2005/060114

6

PCT/JP2004/018701

r3, Tr9, Tr10を流れる電流は、基準トランジスタTr0を流れる電流と同量に規定される。

- [0025] 検波・増幅回路210の検知ダイオードは、コレクタとベースとが接続された(この接続によりダイオードが構成されるので、以下、この接続を「ダイオード接続」という)トランジスタTr4から成り、この検知ダイオードTr4は、トランジスタTr5と、マッチング回路MC内のキャパシタと、A点のキャパシタCaと、トランジスタTr1及びTr3から生成される抵抗成分とによって、倍電圧検波回路を形成している。即ち、検知ダイオードTr4は倍電圧整流作用を奏する。上記のトランジスタTr1が、本発明でいうところの差動対トランジスタTrLに相当する。

上記の検知ダイオードを有する検波・増幅回路210と、次段の増幅回路220との段間の信号伝達線路上には、容量C1, C2がそれぞれ直列に挿入されている。増幅回路220の回路構成には、検波・増幅回路210と同じ回路構成が利用されている。また、増幅回路220と次段のバッファ232との段間の信号伝達線路上にも、容量C3が直列に挿入されている。各段間容量(C1, C2, C3)の各容量値はそれぞれ何れも20pFである。

- [0026] 二値化回路230の前段に挿入されているバッファ232は、周知のバッファアンプの回路構成を有しており、レベルシフトの働きと、二値化回路230のCMOSのゲートが不安定になるのを防止する働きの2つの作用を同時に奏する。高周波信号の受信の有無を示す信号は、二値化回路230のCMOSにより矩形波に整形されて、最終的な起動信号として出力される。

- [0027] 次に、検波・増幅回路210について、詳しく説明する。図2に起動信号出力回路200の検波・増幅回路210の回路図を示す。検知ダイオード(Tr4)の高周波信号が入力される第1端子側には、高周波信号を効率よく入力するためのマッチング回路MCが接続されている。このマッチング回路MCは、周知の構成のものであり、図示したものの以外の公知の構成も採用可能である。図2のマッチング回路MCは、RF入力端からの高周波信号の伝送線路に対して直列に挿入されたキャパシタC00と、このキャパシタC00の出力端に接続され且つ他端が接地されたキャパシタC0と、キャパシタC00の出力端に接続され且つ他端が接地されていないオープンハーフスタブSHと、

WO 2005/060114

7

PCT/JP2004/018701

キャパシタC00の出力端に接続され且つ上記の伝送線路上に直列に挿入されたスタブSとからなり、スタブSの他端がマッチング回路MCの出力端になっている。

[0028] 電源Vccと接地間に、抵抗R00、R01、トランジスタTr00から成る等価負荷抵抗R0とトランジスタTr0の直列接続が配置されている。また、電源Vccと接地間にトランジスタTr3と、そのトランジスタの負荷であるトランジスタTr1とTr2とを差動対トランジスタとする差動増幅器との直列接続が配設されている。

[0029] トランジスタTr1 (差動対トランジスタTrL) のベースには、トランジスタのダイオード接続によって形成される検知ダイオードTr4のエミッタが接続されている。また、検知ダイオードTr4のコレクタは、ダイオード接続のトランジスタTr5を介して電源Vccに接続されている。同様に、トランジスタTr2 (差動対トランジスタTrR) のベースには、トランジスタのダイオード接続により構成された非検知ダイオードTr6のエミッタが接続され、非検知ダイオードTr6のコレクタはダイオード接続のトランジスタTr7を介して電源Vccに接続されている。また、差動対トランジスタ(Tr1, Tr2)のベース端子(A点)と接地間には、平滑キャパシタCaが配設されている。

[0030] 図3は、本実施形態に用いられている倍電圧検波回路の等価回路である。マッチング回路MCの容量C00、ダイオード接続のトランジスタTr4、Tr5によるダイオードTr4、Tr5、容量Cb、トランジスタTr1による抵抗Tr1とから、倍電圧検波回路が構成されている。入力端子の信号電圧が負の半周期の時、ダイオードTr5が導通し、容量C00が図中の極性に、入力信号の最大値Vmまで充電される。入力信号の次の正の半周期には、ダイオードTr5は導通せず、ダイオードTr4 (検知ダイオード) が導通する。この時、容量C00に充電された電圧Vmが入力信号に加わるので、容量Cbの端子電圧は約2Vmまで充電される。したがって、このような倍電圧検波回路を用いることにより、S/N比を増加させて受信感度をさらに向上させることができる。

[0031] 以下、図2を用いて、検波・増幅回路210の動作を詳しく説明する。カレントミラー回路の基準電流Iref (=Tr0のコレクタ電流)と従属電流Id (=Tr3のコレクタ電流)とは、カレントミラー回路の作用により、略一致することが保証される。即ち、トランジスタTr0、Tr3のバイアス電圧は等しいので、両トランジスタを流れる各電流量は、それらの負荷に係わらずほぼ一致する。この電流Idを、抵抗R0を用いて μ Aオーダーに制御

すると、トランジスタTr1のベース電流 I_{dia} やトランジスタTr2のベース電流 I_{dib} は、トランジスタTr1の電流増幅率 β に対して I_d/β となる。よって、トランジスタTr1、Tr2のベース電流は、必然的に数十nAのオーダーとなるので、自動的に低いバイアス電流を差動対トランジスタ(Tr1, Tr2)に供給することができる。この作用により、トランジスタTr4のバイアス電流を非常に小さくすることができるので消費電力が抑制されると共に、非線形特性を有効に用いることができることから高周波信号の検出感度を向上させることができる。換言すると、トランジスタTr4、Tr6から見れば、それらのトランジスタと、それぞれ、トランジスタTr1、Tr2とのダーリントン接続により得られる極めて高い負荷抵抗を設けたことと等価となる。

[0032] 上記の様なカレントミラー回路を利用した回路構成により、基準トランジスタTr0の基準電流 I_{ref} と従属電流 I_d とは常に同量になる($I_{ref} = I_d$)。また、細部においては例えば、2つのMOSFETから成る素子M1, M2もカレントミラー回路を構成しているため、それぞれから出力される電流 I_a と電流 I_b とは同量になる。また、図2の記号 I_c は、差動対トランジスタTr2(差動対トランジスタTrR)のコレクタ電流を表している。

[0033] マッチング回路MCを通して高周波が入力されると、その高周波は、検知ダイオードに相当するトランジスタTr4等によって倍電圧整流されるので、これにより、A点の電位が上昇する。その結果、トランジスタTr1に流れる直流電流 I_a は、 Δa 増加する。また、差動増幅器のアクティブ負荷を構成する2つのMOSFET(M1, M2)についても、カレントミラー回路が構成されているため、電流 I_a 及び反対側(M2側)の電流 I_b に付いても同様に Δa 増加する。この場合、以下の式(1)が成立する。

$$I_a = I_b,$$

$$I_{ref} = I_d = I_a + I_c = \text{一定} \quad \dots (1)$$

[0034] この時、従属トランジスタTr3のコレクタ電流 I_d は、上記のカレントミラー回路の作用により電流 I_{ref} と常時同量であるため増加しない。また、MOSFETから成る素子M1はダイオード接続されているので、高周波信号の入力があってもB点の電位は変動しない。これは、高周波信号の入力があっても、図中の電流 V_{1outa} が変動しないことを意味するものである。

したがって、高周波信号の入力がある時には、電流 I_a , I_b は、上記の通りそれぞれ

WO 2005/060114

9

PCT/JP2004/018701

Δa だけ増え、また、電流 I_c は式(1)から判る様に Δa だけ減る。このため、高周波信号の入力がある時には、図中の V_{1outb} は、 $2\Delta a$ だけ増える。言い換えれば、高周波信号の入力がある時には、C点の電位は、 V_{1outb} が $2\Delta a$ だけ増える様に上昇する。これがこの検出・増幅回路210の動作原理である。

[0035] 即ち、この様な回路構成に従えば、検知ダイオードTr4の直流電位(カソード端電位)と、非検知ダイオードTr6の直流電位(カソード端電位)との差分に基づいて、所望の高周波信号を効率よく高精度に検知することができる。また、この様な構成に従えば、電源電位 V_{cc} が降下した場合にも、差動増幅器の差動対トランジスタ(Tr1, Tr2)の両バイアス電位がバランス良く下がるため、出力電位の差分((検出側DC)-(参照用DC))の符号が、電源電位の降下により、不当に逆転する等の不都合が回避できる。よって、この作用により、電源電圧のドリフトによる検出誤りを効果的に防止することができる。

[0036] 次に増幅回路220について説明する。図4に起動信号出力回路200の増幅回路220の回路図を示す。この回路構成は、検波・増幅回路210と殆ど同じ構成になっており、略同様の増幅作用を奏する。したがって、例えば、増幅回路220の差動対トランジスタの一方を構成しているトランジスタTr8のベース端子に位置するb点におけるバイアス電圧は、検波・増幅回路210のトランジスタTr1のA点におけるバイアス電圧と同様に、1.8〜1.9V程度の範囲に最適化されているので、トランジスタTr8の利得は、トランジスタTr1の利得と同様に高く設定されている。トランジスタTr8、Tr9のベースに接続される信号線に容量C1、C2が設けられていることが本実施形態の特徴である。

[0037] シミュレータを使ってb点からトランジスタTr8に定常的に流れ込む直流電流 i_B を演算した所、9.26nAの電流が確認された。その時のb点の電位は1.87Vであったので、この増幅回路220の入力インピーダンス $|Z|$ は、201.9M Ω である。

図4の段間容量C1の容量値をC1とすると、上記の通り $C1=20$ pFであるので、回路理論から、増幅回路220の入力インピーダンス $|Z|$ とこの容量C1によって生成されるハイパスフィルタのカットオフ周波数 f_c は、次式(2)の通りになる。

$$2\pi f_c \cdot C1 \cdot |Z| = 1,$$

WO 2005/060114

10

PCT/JP2004/018701

$$\therefore f_c = 39.4[\text{Hz}] \quad \dots(2)$$

[0038] したがって、このハイパスフィルタは、直流付近の信号のみを遮断する非常に帯域の狭いフィルタを構成している。図5-Aは、容量C1、C2を設けない時の検波・増幅回路210の出力信号V1outbの雑音の周波数分析結果である。この図からも明らかに、直流で42nVあり、雑音のほとんどは20Hz以下の成分であることが理解される。したがって、容量C1を設けて、出力信号V1outbから0～39.4[Hz]の信号を遮断すれば、極めて効果的に雑音成分を除去することが可能となり、S/N比を向上させることができる。

[0039] また、図5-Bは、容量C1、C2、C3を設けない時の増幅回路220の出力信号V2outaの雑音の周波数分析である。この図からも明らかに、直流で19 μ Vあり、雑音のほとんどは20Hz以下の成分であることが理解される。したがって、容量C3を設けて、出力信号V2outaから0～39.4[Hz]の信号を遮断すれば、極めて効果的に雑音成分を除去することが可能となり、S/N比を向上させることができる。

[0040] このように、増幅回路の段間の伝送線路に容量を設けることで、雑音が後段に伝搬することを防止できる。したがって、各段の増幅回路において、雑音を極めて少なくした状態での増幅や信号レベルの判定をすることが可能となる。その結果、信号レベルの誤差が後段に伝搬しないので、極めて検出精度及び感度の高い起動信号出力回路となる。

[0041] また、高周波信号の到来周期Tに対応する周波数($f_A \equiv 1/T$)に対して、「 $f_c \leq f_A$ 」或いは「 $f_c \ll f_A$ 」成る関係を確保することができれば、これにより、フリッカー雑音などの低周波雑音やDCオフセットを取り除きつつ、高周波信号を整流した検出信号を効率よく伝達・増幅することができる。

[0042] 次に、シミュレーションによる効果の検証を行なったので、それについて説明する。このシミュレーションは、上記の起動信号出力回路200において、想定されるフリッカーノイズに対して、どの程度のS/N比が得られるかを検証するためのものである。シミュレーションは以下の条件で行った。

[0043] (1)電源

(a)電源電圧 : 3.0V(DC)

WO 2005/060114

11

PCT/JP2004/018701

(b) 電源電流 : $18 \mu A$

(2) 高周波信号

(a) 周波数 : 5.8GHz

(b) 電力 : -60dBm

(c) 入力波形 : ASK変調を受けた波形

(d) 入力時間 : $781 \mu \text{sec}$

(e) 入力周期T: 2.343msec

(f) $1/T$: 426.8Hz () $39.4 \text{Hz} = f_c$)

[0044] 図6-Aは、容量C1を通過した後の各入力(図4のb点)を示すグラフであり、図6-Bは、容量C1を通過した後の入力V1outbの電位(図4のb点)における雑音の周波数成分を示したグラフである。また、図7-Aは、バッファ回路232の出力(二値化回路230の入力)V3out(図1)を示すグラフであり、図7-B、図7-Cは、その出力V3outに含まれる雑音の周波数成分を示すグラフである。

[0045] 図5-Aと図6-Bとを比較すれば明らかなように、 150Hz 以下の雑音成分が大きく除去されていることが理解される。更に、図5-Bと図7-B、Cを比較すれば明らかなように、二値化回路230の入力信号V3outに現れる雑音も 300Hz 以下の成分が大きく除去されていることが理解される。これらは、容量C1、C2、C3を複数段の増幅回路の段間に挿入したことによる効果である。

[0046] 図8-Aは、増幅回路220の入力信号(図1のb点)に関するS/N比を直感的に示すために、図6-Bの入力信号と図6-Bの雑音の周波数成分とに基づいて表現した信号波形を示している。また、図8-Bは、バッファ232の出力信号(V3out)に関するS/N比を直感的に示すために、図7-Aの出力信号と図7-B、Cの雑音の周波数成分とに基づいて表現した信号波形を示している。以上のシミュレーションの結果から、第1実施形態の起動信号出力回路200においては、各増幅回路の段間において、検出信号のレベルに対して、ほとんど雑音がないに等しいS/N比が得られることが判る。

[0047] 即ち、本発明によれば、各段間容量(例:C1, C2, C3)の挿入により、各増幅回路で生じるDCオフセットを取り除くことができる。さらに、回路全体として生じるバンドパ

WO 2005/060114

12

PCT/JP2004/018701

スフィルタの作用により、装置(起動信号出力回路)のS/N比を向上させることができる。また、本発明は、回路を構成する各素子の特性のバラツキに対して、補償効果があるので、起動信号出力回路200を量産する際には歩留まり向上にも役立つ。

[0048] おな、上記実施形態においては、検波・増幅回路210、増幅回路220、バッファ232、二値化回路230が、請求項に記載した複数段の増幅回路に該当する。増幅作用を有しない、レベル変換や、レベル比較、レベル判定も、増幅回路に含むものとする。

[0049] (その他の変形例)

本発明の実施形態は、上記の形態に限定されるものではなく、その他にも以下に例示される様な変形を行っても良い。この様な変形や応用によっても、本発明の作用に基づいて本発明の効果をを得ることができる。

感度の向上の観点から倍電圧回路を使用することが望ましいが、用いなくとも本発明により感度や検出精度は改善される。増幅回路220は検出信号と参照信号とのレベルの大小関係を判定する判定回路であっても良い。感度向上および検出精度の向上の観点からも検波・増幅回路210には差動増幅器を用いることが望ましいが、用いなくとも本件発明により感度および検出精度は改善される。

産業上の利用可能性

[0050] 前述の本発明の技術分野は、我が国の現行の電波法に基づいて言及したものであり、その規定に従うものであるので、国、地域若しくは時代の変遷などに伴う電波に関する法規制の変更によっては、その他の応用分野も十分にあり得るものと考えられる。

しかしながら、本発明が特定周波数の高周波信号(RF)を入力して直流電位(DC)を出力するRF/DC変換回路を有する起動信号出力回路に関することに何ら変りはなく、よって、本発明は、それを応用する状態下での規制法(:電波法)に従う限りにおいて、その他の任意の応用も可能である。

WO 2005/060114

13

PCT/JP2004/018701

請求の範囲

- [1] 複数段の増幅回路を有して、間欠的に発信された高周波信号を検波して検出信号を生成し、その検出信号に応じて前記高周波信号が検出されたことを示す起動信号を出力する起動信号出力回路において、
- 前記増幅回路の段間のうちいずれか1つの段間における信号伝送線路上に、容量Cを直列に挿入することによって、ハイパスフィルタ特性を与えたことを特徴とする起動信号出力回路。
- [2] 前記ハイパスフィルタ特性のカットオフ周波数 f_c は、間欠的に発信される前記高周波信号の間欠的な到来周期Tに対応する周波数($=1/T$)よりも小さく設定されていることを特徴とする請求項1に記載の起動信号出力回路。
- [3] 所望のカットオフ周波数 f_c に対して、前記容量Cは、その容量Cが入力側に接続される前記増幅回路の入力インピーダンスZに対して、
- $$2\pi f_c \cdot C \cdot |Z| \simeq 1$$
- を満たす様に設定されていることを特徴とする請求項2に記載の起動信号出力回路。
- [4] 前記増幅回路を構成するトランジスタに流れるバイアス電流を極微小値に制限することにより前記増幅回路にローパスフィルタ特性を与え、その特性と前記容量によるハイパスフィルタ特性とによりバンドパスフィルタ特性を与えたことを特徴とする請求項1乃至請求項3のいずれか1項に記載の起動信号出力回路。
- [5] 前記増幅回路のうち最前段の高周波信号を整流して検波する増幅回路は、前記高周波信号を検波する検知ダイオードと、差動対トランジスタTrL, TrRを有する差動増幅器と、この差動増幅器の電流を規定するカレントミラー回路とを備え、前記差動対トランジスタの一方TrLのベース電流は、前記検知ダイオードを流れる電流の直流成分と略一致し、
- 前記差動対トランジスタTrL, TrRを流れる電流の合計は、前記カレントミラー回路によって略一定に規定されていることを特徴とする請求項1乃至請求項4のいずれか1項に記載の起動信号出力回路。

WO 2005/060114

14

PCT/JP2004/018701

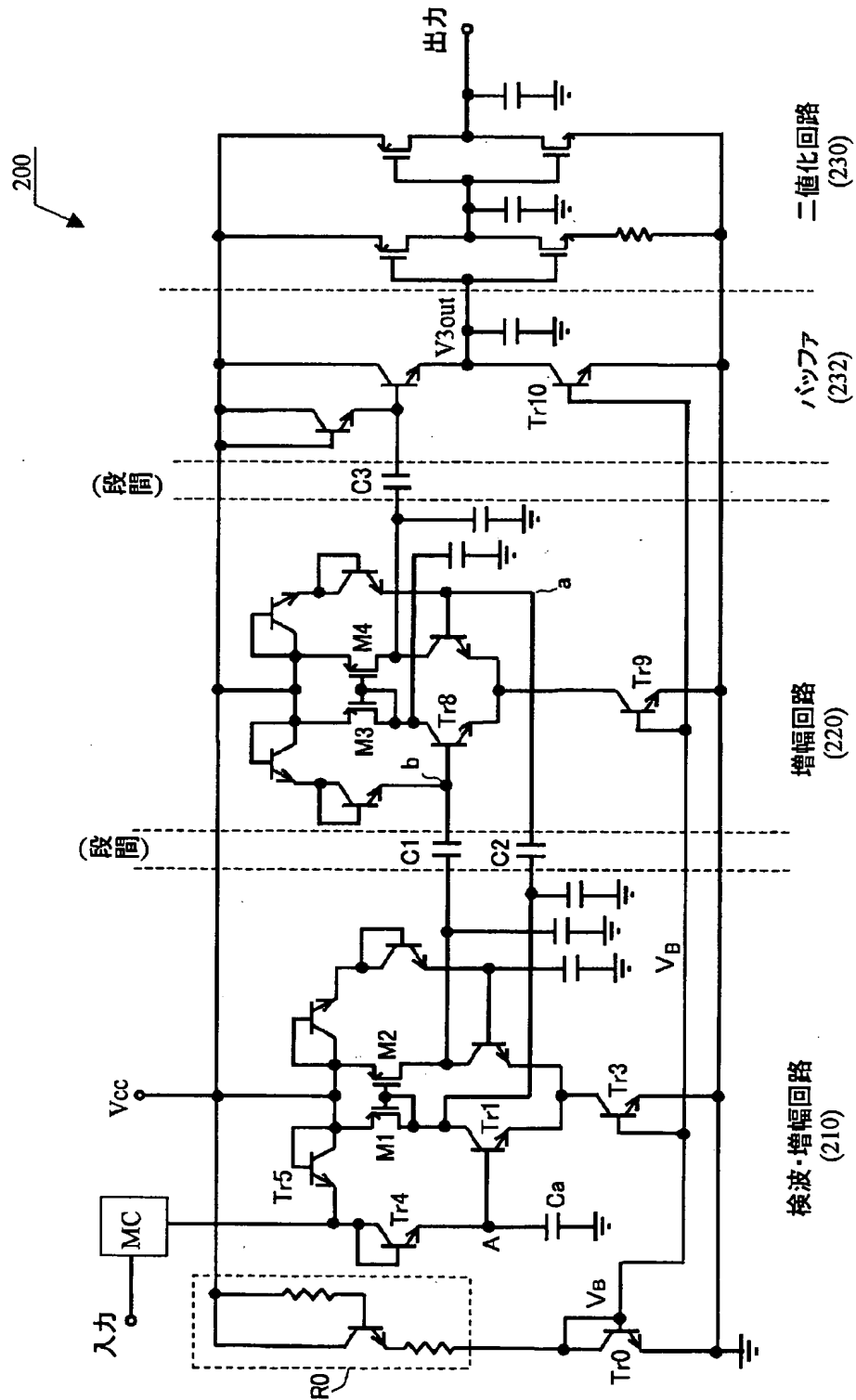
- [6] 前記増幅回路のうち最前段の高周波信号を整流して検波する増幅回路は、倍電圧検波回路を有し、
- 前記高周波信号を検波する検知ダイオードは、前記倍電圧検波回路の一部を構成していることを特徴とする請求項1乃至請求項5のいずれか1項に記載の起動信号出力回路。

WO 2005/060114

PCT/JP2004/018701

1/7

[図1]

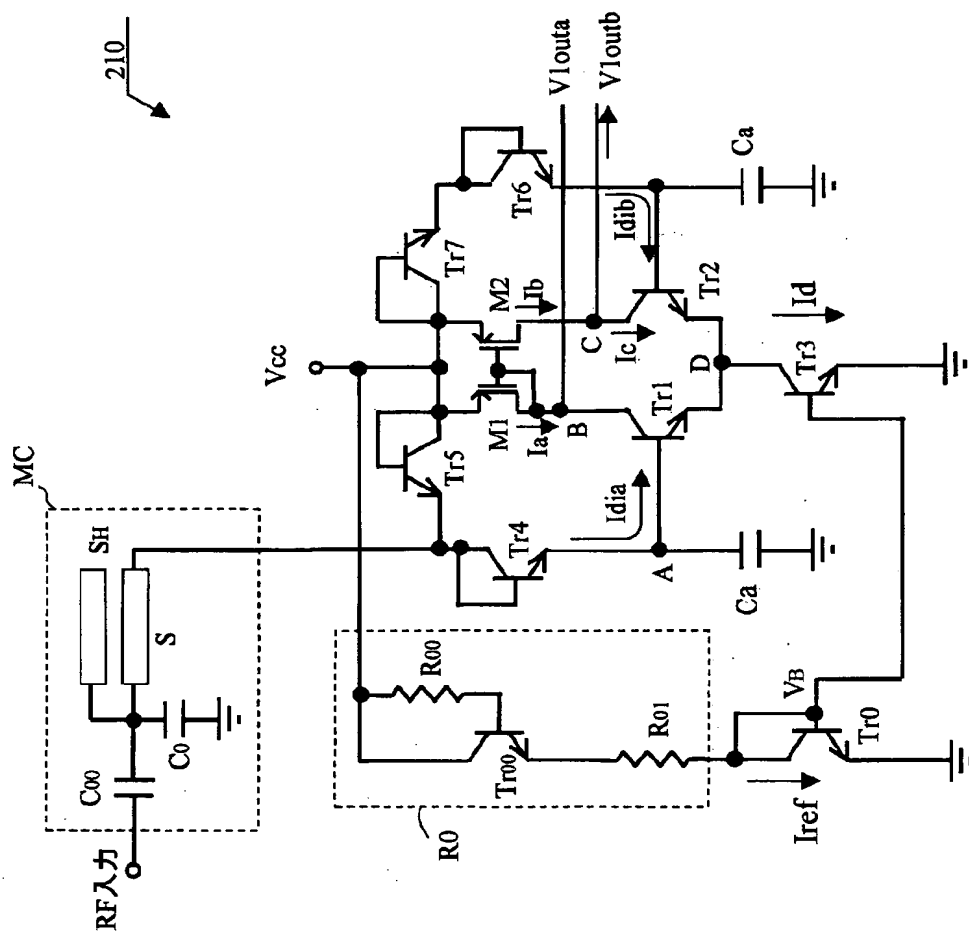


WO 2005/060114

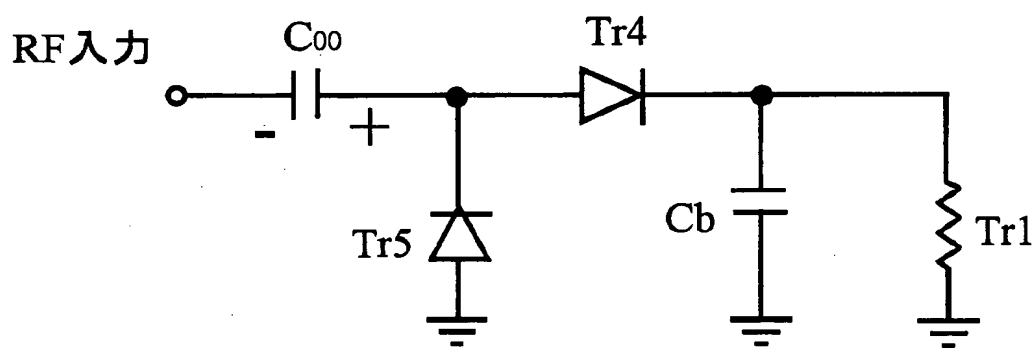
PCT/JP2004/018701

27

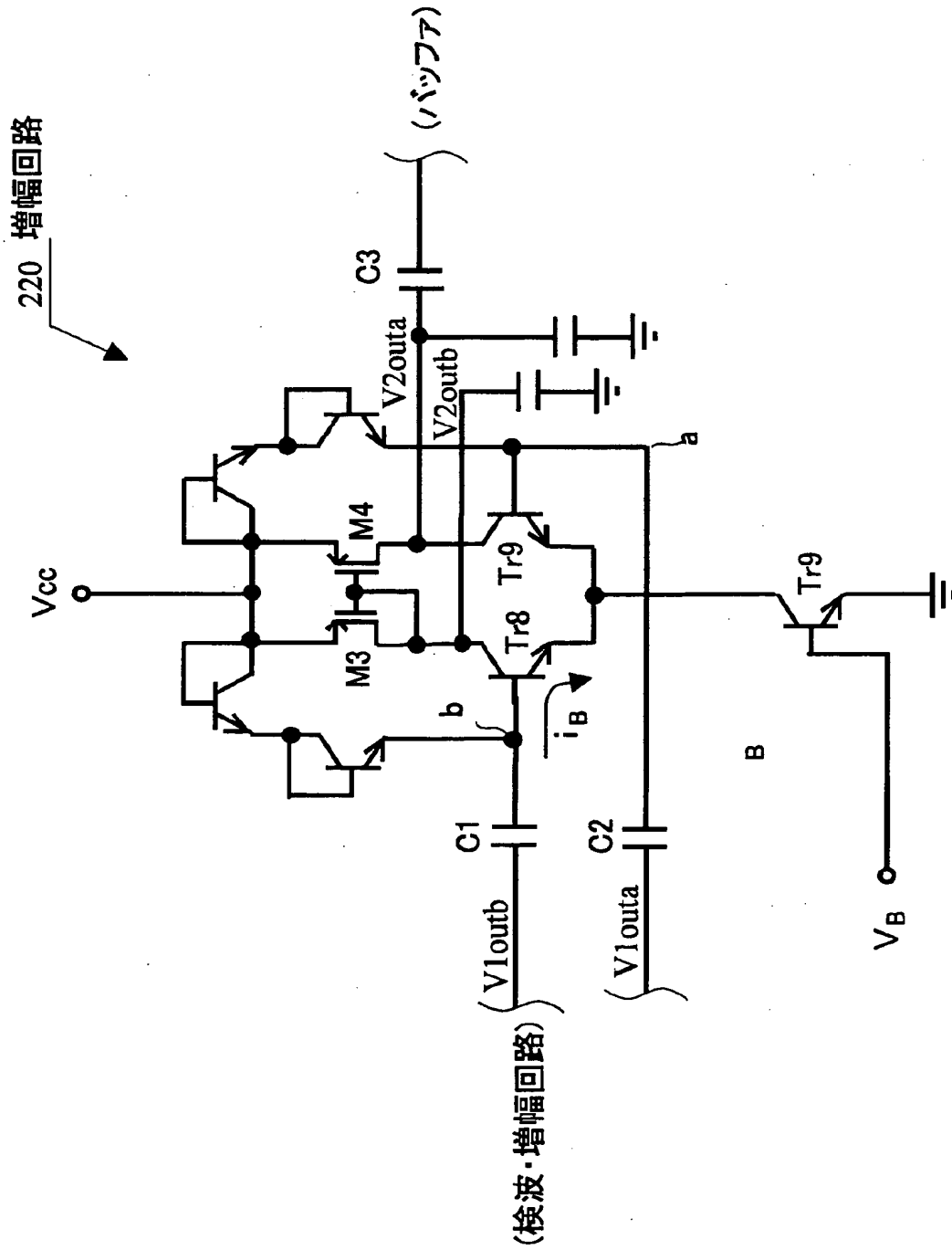
[图2]



[図3]



[図4]

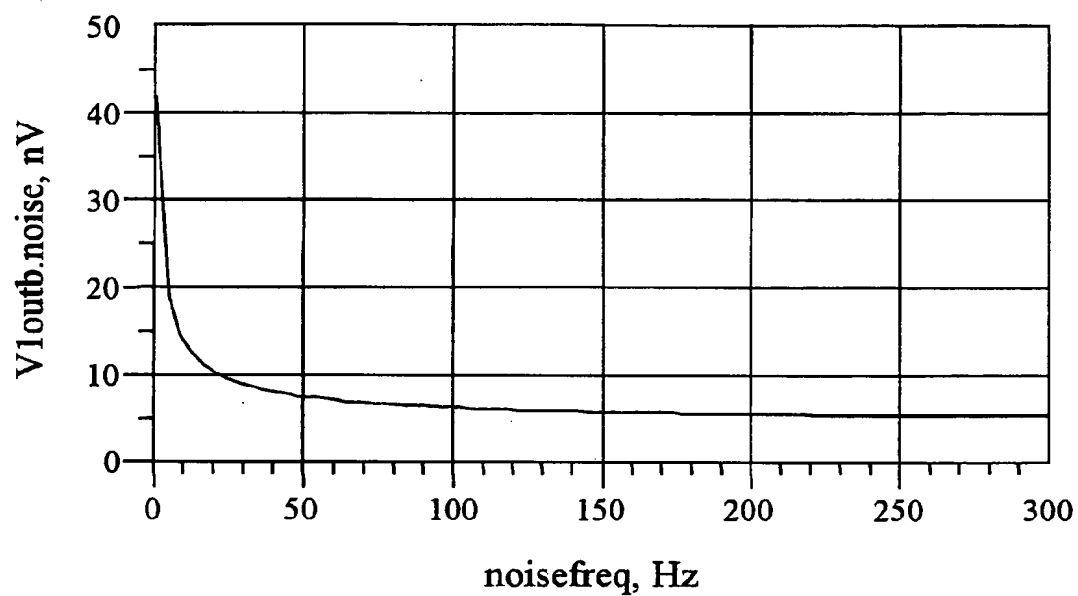


WO 2005/060114

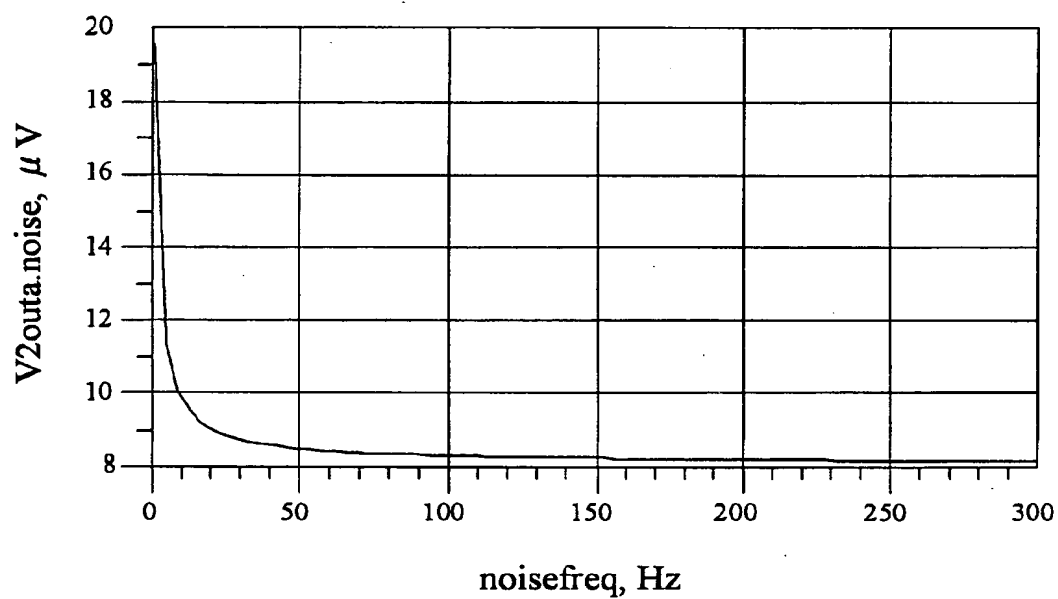
PCT/JP2004/018701

4/7

[図5-A]



[図5-B]

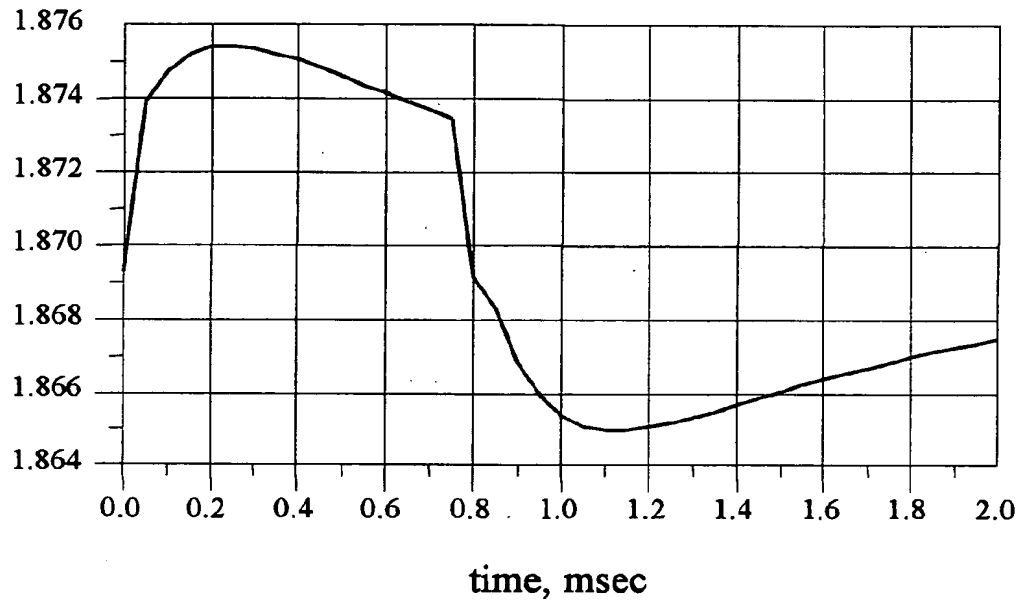


WO 2005/060114

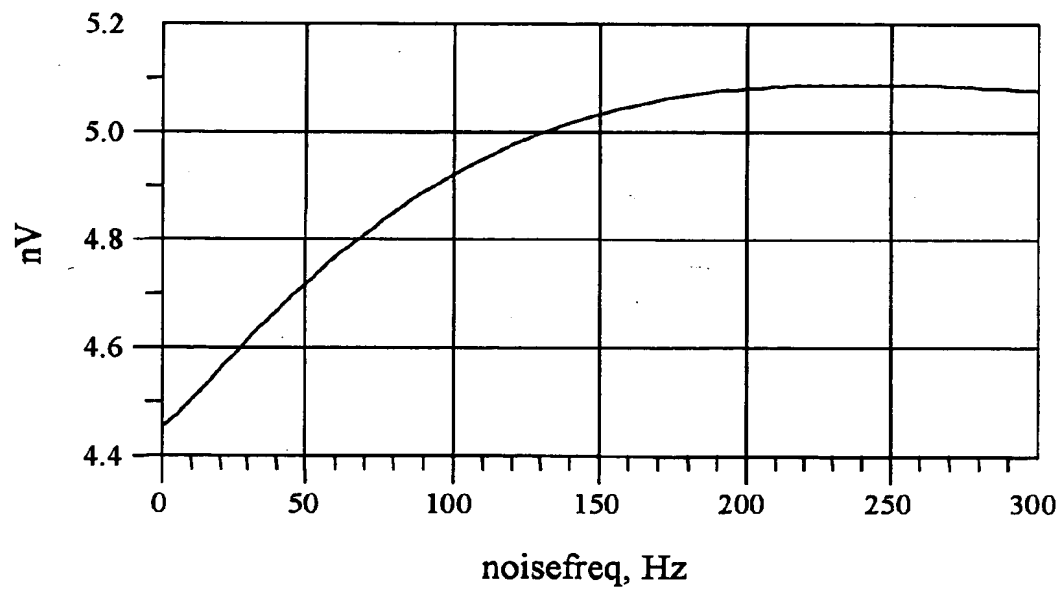
PCT/JP2004/018701

5/7

[図6-A]



[図6-B]

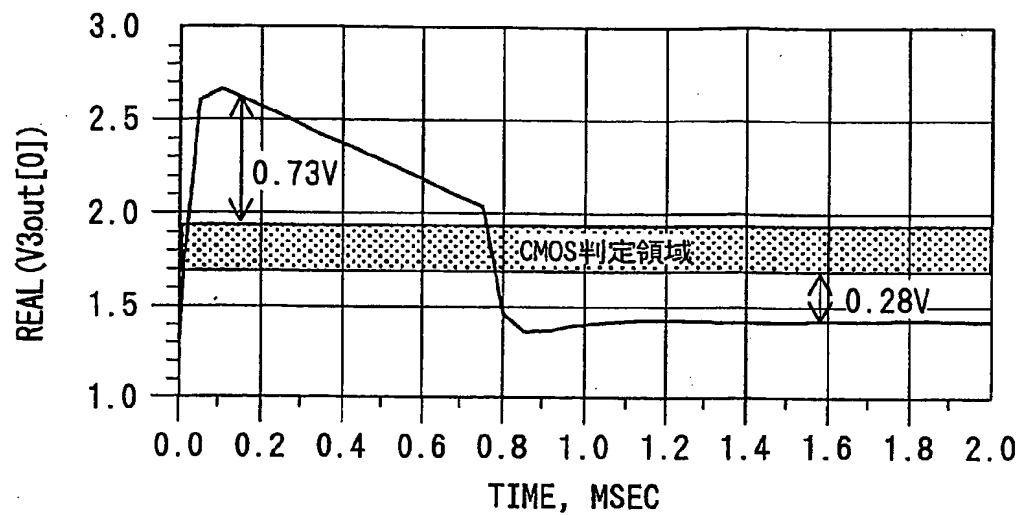


WO 2005/060114

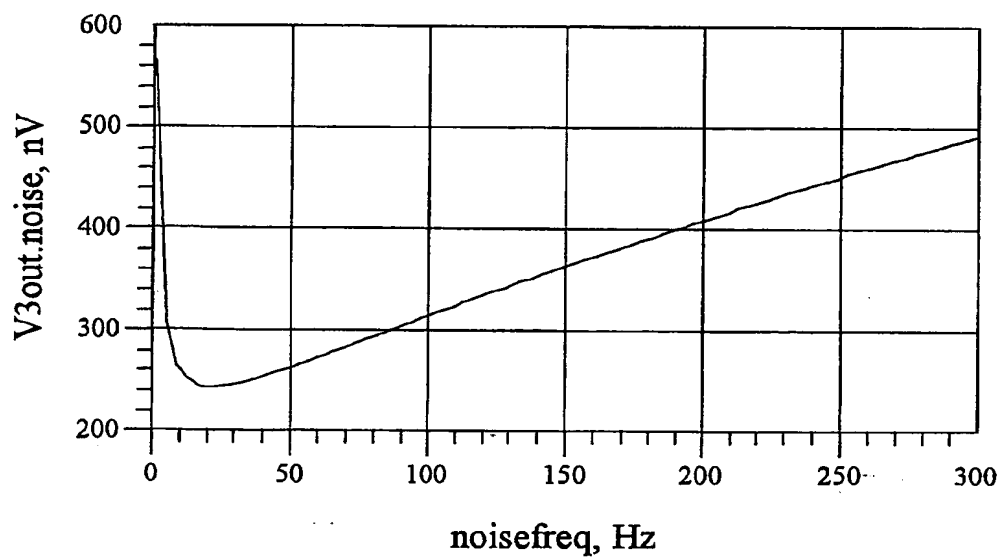
PCT/JP2004/018701

6/7

[図7-A]



[図7-B]

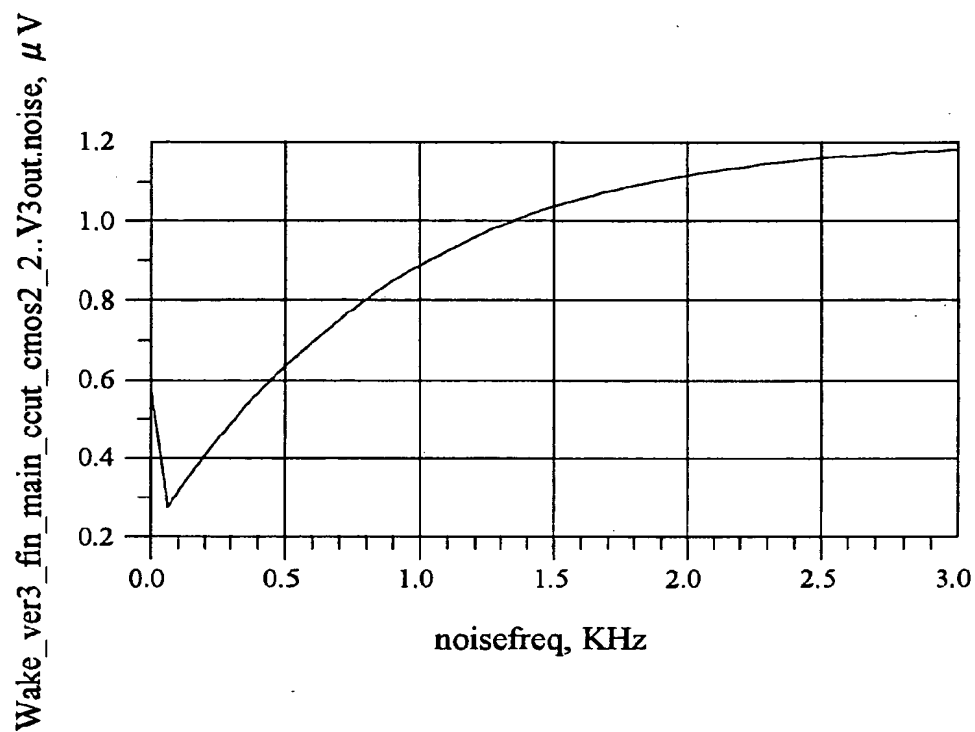


WO 2005/060114

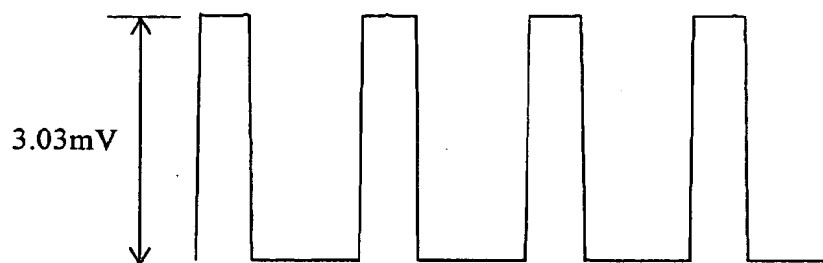
PCT/JP2004/018701

7/7

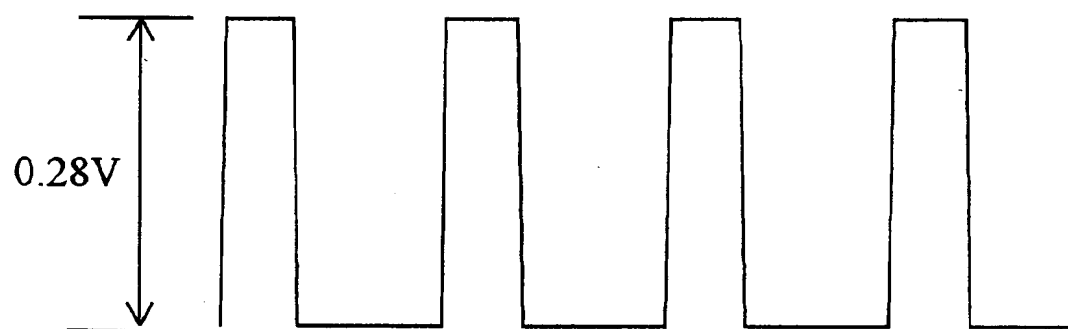
[図7-C]



[図8-A]



[図8-B]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/018701

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H04B1/18, H03F3/189

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H04B1/18, H03F3/189

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Jitsuyo Shinan Toroku Koho 1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2000-354074 A (Denso Corp.), 19 December, 2000 (19.12.00), Par. Nos. [0026] to [0041]; Figs. 2, 4 (Family: none)	1-3, 6 4, 5
Y	JP 57-73511 A (Mitsubishi Electric Corp.), 08 May, 1982 (08.05.82), Page 2, lower left column, line 10 to page 3, upper left column, line 8; Fig. 2 (Family: none)	1-3
Y	JP 2001-332938 A (Sharp Corp.), 30 November, 2001 (30.11.01), Par. Nos. [0002] to [0005]; Figs. 8 to 9 (Family: none)	1-3

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
15 March, 2005 (15.03.05)

Date of mailing of the international search report
29 March, 2005 (29.03.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/018701

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-87609 A (Toyota Motor Corp.), 28 March, 2000 (28.03.00), Par. Nos. [0012] to [0023]; Fig. 2 (Family: none)	6

国際調査報告

国際出願番号 PCT/JP2004/018701

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int. Cl ⁷ H04B1/18 H03F3/189		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int. Cl ⁷ H04B1/18 H03F3/189		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国登録実用新案公報 1994-2005年 日本国実用新案登録公報 1996-2005年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 2000-354074 A (株式会社デンソー) 2000. 12. 19 段落【0026】-【0041】、第2, 4図 (ファミリーなし)	1-3, 6 4, 5
Y	JP 57-73511 A (三菱電機株式会社) 1982. 05. 08 2頁左下10行目-3頁左上8行目、第2図 (ファミリーなし)	1-3
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 15. 03. 2005	国際調査報告の発送日 29. 3. 2005	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 高木 進	5 J 8628
電話番号 03-3581-1101 内線 3536		

国際調査報告

国際出願番号 PCT/JP2004/018701

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-332938 A (シャープ株式会社) 2001. 11. 30 段落【0002】－【0005】，第8－9図 (ファミリーなし)	1-3
Y	JP 2000-87609 A (トヨタ自動車株式会社) 2000. 03. 28 段落【0012】－【0023】，第2図 (ファミリーなし)	6